

スルーレートとセトリングタイム

信号変化が速くなるとOPアンプの出力電圧は入力信号の変化に追従できなくなります。この出力電圧の変化速度(V/ μ s)をスルーレートと呼びます。OPアンプでは、基本的にスルーレートはアンプ内部の構造で決まります。

下図に示したCMOS OPアンプ回路の定電流負荷M₃に流れる電流I₃はOPアンプのスルーレートと関係しており次の式を満足する必要があります。

$$SR < I_3 / gm = I_3 / C_1$$

ただし、 ω : OPアンプのユニティゲイン角周波数
gm : 差動入力MOSの相互コンダクタンス
C₁ : 位相補償コンデンサ容量

また入力信号が正弦波で、必要な最大振幅E_mと最大周波数f_mが与えられれば理想出力電圧V_oは

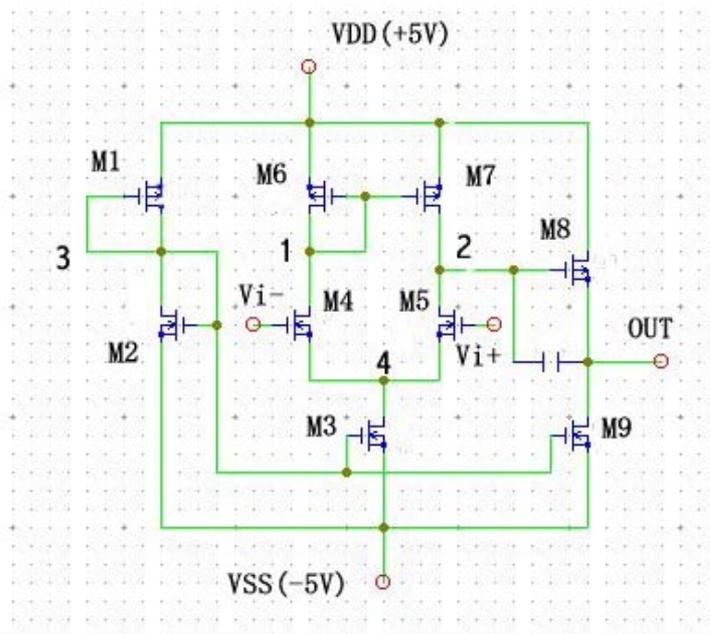
$$V_o = E_m \sin \omega t = E_m \sin 2\pi f_m t$$

dV_o/dt がOPアンプのスルーレート以下であれば出力波形が歪まない以下の条件が必要である。

$$E_m \omega = 2\pi f_m E_m < SR$$

また立上がりと立下りですルーレートが異なることがあるので、両方で確認する必要があります。

OPアンプのステップ入力に対する応答特性は、入力を印加してから出力電圧が目標値に対してある定められた誤差範囲に収まる時間でも表されます。この時間はスルーレートとリングングが収束するまでの時間の和であり、セトリングタイムと呼ばれています。



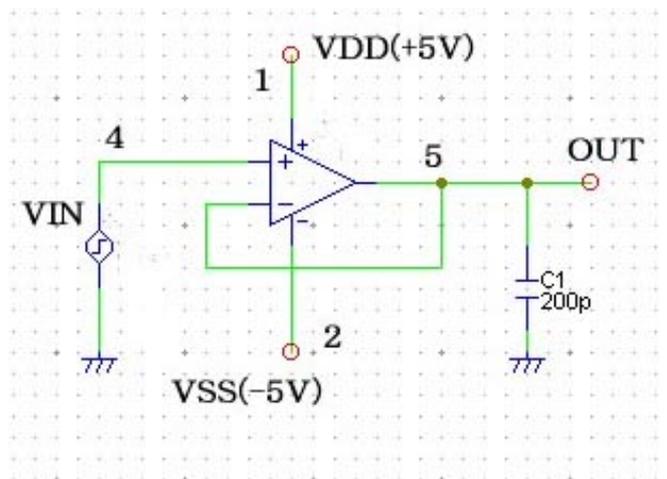
それでは次ページのスルーレート測定用回路でシミュレーションするために、プログラムを組んでみましょう。

スルーレート測定用シミュレーションプログラム

```

1 CMOS OP アンプ SR 特性          1998/6   S.Takei
2 .LIB "C:\LIB\EVAL.LIB"
3 .TRAN      15n    10u
4 VDD      1      0      5
5 VSS      2      0     -5
6 C1       5      0     200p
7 VIN      4      0    PULSE(-2.5 2.5 2u 20n 20n 4u 10u)
8 X1      4      5      5      1      2    CMOSAMP1
9 .PROBE   V(4)   V(5)
10 .END

```



上記のプログラムにおいて X1 という記述がありますが、これはサブキットを呼び出す命令です。複雑な回路をブロック化しておけばそれを呼び出して何回でも組み合わせて使うことができます。ここでは OP アンプの内部回路をサブキット化しています。

OP アンプ回路のサブキットプログラム(前ページのOP アンプ回路参照)

```

1 .SUBCKT CMOSAMP1 Vi+ Vi- OUT VDD VSS
2 M1 3 3 VDD VDD TC407P
3 M2 3 3 VSS VSS TC407N
4 M3 4 3 VSS VSS TC407N
5 M4 1 Vi- 4 4 TC407N
6 M5 2 Vi+ 4 4 TC407N
7 M6 1 1 VDD VDD TC407P
8 M7 2 1 VDD VDD TC407P
9 M8 OUT 2 VDD VDD TC407P W=960u
10 M9 OUT 3 VSS VSS TC407N
11 C1 OUT 2 150p IC=0
12 .ENDS

```