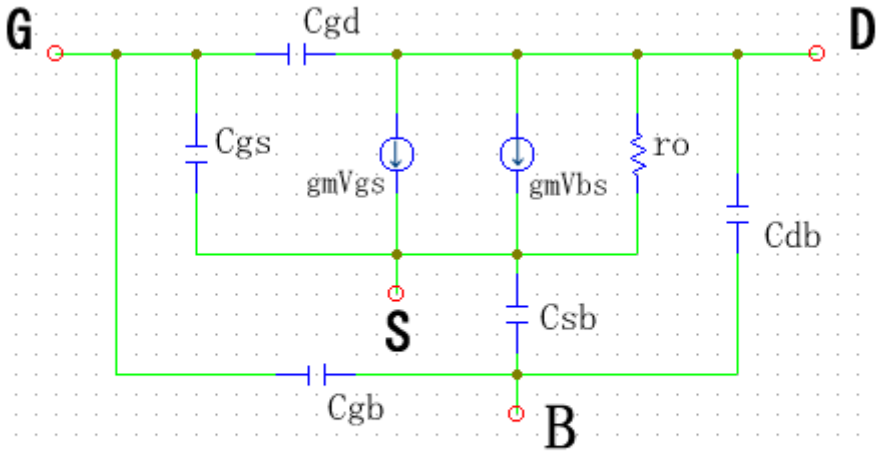


MOSFET小信号モデル解析

下図のMOSFETの小信号等価回路を示します。



小信号MOSFET等価回路

ここで飽和領域において各パラメータを求めてみる。
MOSの飽和領域での電流式は

$$I_{DS} = (1/2) \mu_n C_{ox} (W/L) \cdot (V_{GS} - V_{th})^2 \cdot (1 + \lambda V_{DS})$$

式より相互コンダクタンス g_m を求めると

$$g_m = I_{DS} / V_{GS} = \mu_n C_{ox} (W/L) \cdot (V_{GS} - V_{th}) \cdot (1 + \lambda V_{DS})$$

もし、 $\lambda V_{DS} \ll 1$ なら

$$g_m = \mu_n C_{ox} (W/L) \cdot (V_{GS} - V_{th}) = (2 \mu_n C_{ox} W I_{DS} / L)^{1/2}$$

同様に、基板バイアス電圧 V_{BS} に関する相互コンダクタンス g_{mb} は

$$g_{mb} = I_{DS} / V_{BS} = - \mu_n C_{ox} (W/L) \cdot (V_{GS} - V_{th}) \cdot (1 + \lambda V_{DS}) \cdot (V_{th} / V_{BS})$$

ここで、 $V_{th} = V_{th0} + \left\{ (2 \phi_f + V_{SB})^{1/2} - (2 \phi_f)^{1/2} \right\}$

$$= T_{ox} (2 \epsilon_{si} N_A)^{1/2} / \epsilon_{ox}$$

$$= 1 / V_A \quad (V_A = \text{ア - リ - 電圧})$$

であるから

$$V_{th} / V_{BS} = - \left\{ (2 \phi_f + V_{SB})^{1/2} \right\}$$

式を式に代入すると

$$g_{mb} = \left\{ \mu_0 (W/L) \cdot (V_{GS} - V_{th}) \cdot (1 + \lambda V_{DS}) \right\} / \left\{ 2 (2 \tau + V_{SB})^{1/2} \right\}$$

チャネル変調効果によるドレイン電流 I_{DS} の傾きは

$$I_{DS} / V_{DS} = I_D \cdot \lambda / (L_{eff} \cdot \mu_0 V_{DS}) = I_{DS} / V_A$$

$$\text{従って出力抵抗 } r_o = (I_{DS} / V_{DS})^{-1} = L_{eff} \cdot \mu_0 / (I_D \cdot \lambda)$$

$$= V_A / I_D$$

$$= 1 / (\lambda \cdot I_D)$$

小信号モデルの容量のうち、 C_{gs} が飽和領域のデバイス動作に本質的なものである。 C_{sb} と C_{db} はそれぞれ基板とソース、基板とドレイン間の寄生空乏層容量であり次の式で表される。

$$C_{sb} = C_{sb0} / (1 + V_{SB} / \phi_0)^{1/2}$$

$$C_{db} = C_{db0} / (1 + V_{DB} / \phi_0)^{1/2}$$

ϕ_0 はビルトインポテンシャル（拡散電位）である。 C_{sb} にはチャネルと基板間の空乏層容量も含まれている。

C_{gb} はゲートと基板間の寄生酸化膜容量であり、デバイスの活性領域の外側のゲート電極と基板間に生ずる容量である。一般的には 0.1 pF より小さい。

C_{gs} 、 C_{ds} はゲートとソース、ドレインの間に生ずる容量である。ゲートとチャネル間の酸化膜容量は $C_{ox}WL$ で表され、これがソース、ドレインとの容量に分割されると

$$C_{gs} = C_{ds} = (1/2)(C_{ox}WL)$$

となる。しかし飽和領域ではチャネルはドレイン端で非常に狭まり、ドレインのチャネルあるいはゲート電荷に及ぼす影響は小さい。このため実質的な C_{ds} は 0 であり、ゲートとドレイン間のオーバーラップによる寄生酸化膜容量のみが C_{ds} に寄与する。この値は通常 $0.5 \sim 15 \text{ fF}$ である。

一方 C_{gs} はチャネルに存在する電荷 Q_T を計算することにより、

$$Q_T = (2/3) \cdot \{WL C_{ox} (V_{GS} - V_{th})\}$$

$$C_{gs} = Q_T / V_{GS} = (2/3)(WL C_{ox})$$

で表される。この他 C_{gs} にはゲートとソース間のオーバーラップによる寄生酸化膜容量が付加される。以上により

$$C_{gs} = (2/3) \cdot WL C_{ox} + C_{OVERLAP(G-S)}$$

$$C_{gd} = C_{OVERLAP(G-D)}$$

となります。