

CMOS インバータ レイアウト設計法-1

(C)2002 Sumiaki Takei

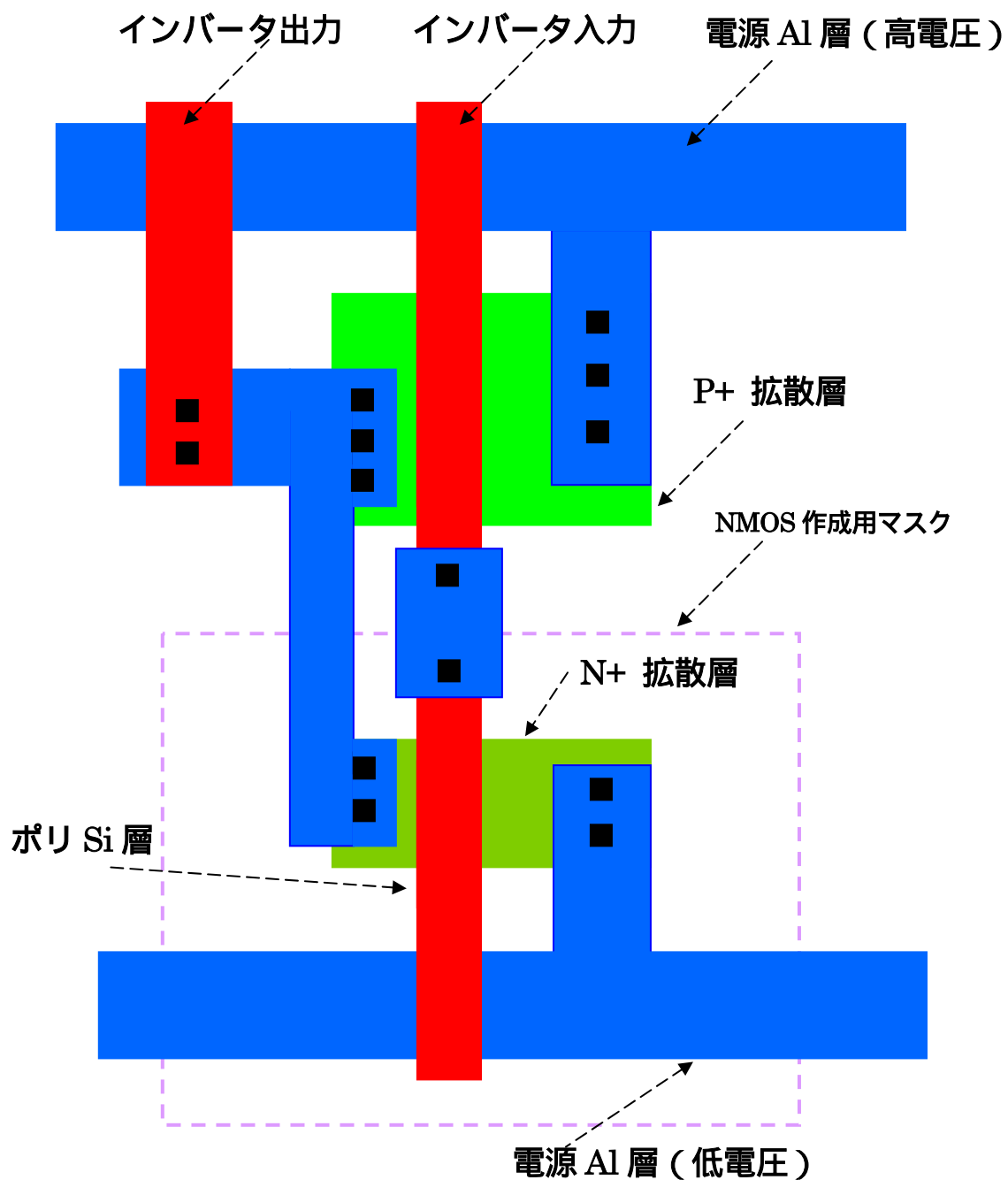
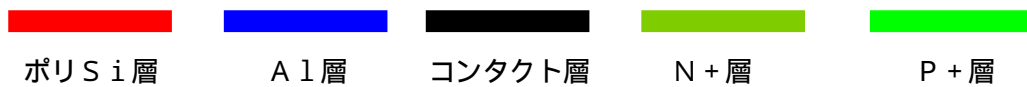


図1 CMOSインバータ レイアウト設計例

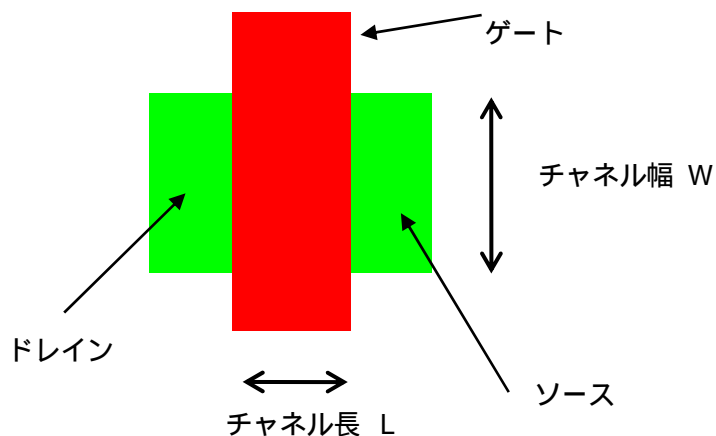
上図に CMOS インバータのレイアウト設計例を示した。各層については、



製造工程から言うとアルミ層が一番上層になるように図を示すべきだが、見やすさを考慮して層の上下関係を見捨てて描いている。レイアウト（パターン）設計の理解を深めるのが目的なのでご容赦願いたい。

このインバータ回路のレイアウト設計にはいくつかのノウハウがある。それについて紹介していきます。

1. W/L の設計 . . . チャンネル長、チャンネル幅とはなにか。



チャンネル長とチャンネル幅の比 (W/L) が大きいほど MOS の電流駆動能力が大きくなることはご存知だと思います。

従って、負荷容量が大きいとか、高速動作が要求されるといったときには W/L を大きくしたレイアウト設計が必要になります。

少ないパターン面積で W/L を稼ぐ方法として図 2 のように斜めゲートパターンを使う場合があります。

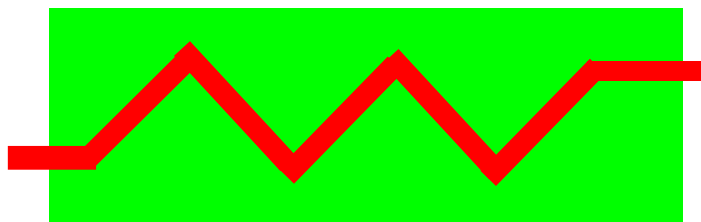


図 2 斜めゲートの W/L レイアウト設計

また、図3のようなレイアウト設計でもW/Lを大きくすることができます。ここで留意する事は、コンタクトのとり方です。ドレインが1コンタクトで、ソースが2コンタクトになっています。逆でもいいのですが、出力になるドレインの容量を小さくするためにこのようなレイアウトになっています。当然CMOSですからPMOSとNMOSで両方このようなレイアウトにして、お互いのゲートやドレインを繋ぎます。

ICチップの入出力回路やアナログ回路以外の内部の論理回路では通常レイアウトルール
の最小寸法のチャンネル長で設計することが多い。私が会社を辞めた時は確か**3μルール**で
したから、インバータ回路などのチャンネル長は3μで設計していました。最近ではチャンネル長
が**0.1μ**などという話を聞きますから、ずいぶん微細化されているということがわかります。

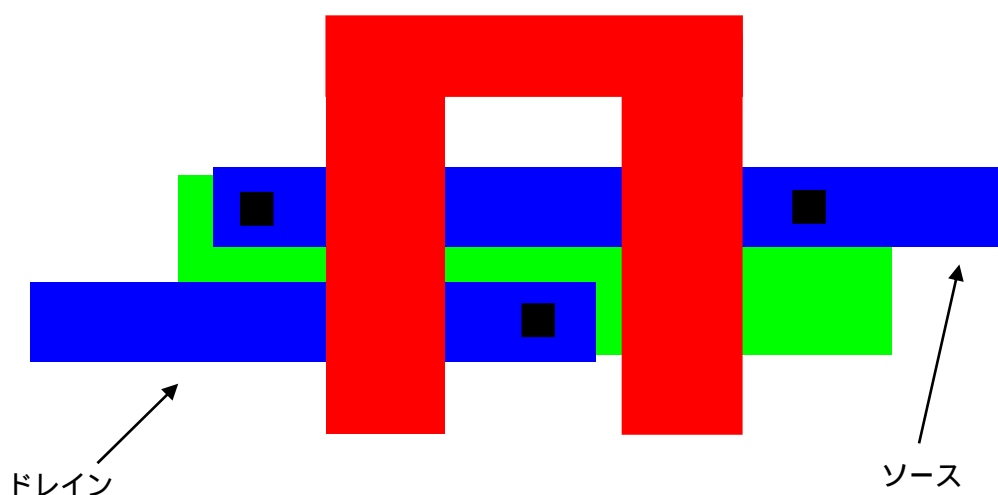


図3 2倍の W / L レイアウト設計例

2 . 論理しきい値の設定 . . . 例えば、設計しているCMOS・ICチップの入力
端子に外部信号が入ってくる場合、設計上留意する
ことがあります。

外部信号が**T T L**から来る場合、 $V_{OH} = 2.4 [V]$ 、 $V_{OL} = 0.4 [V]$ であるから、
CMOS インバータでこの信号を受けて High , Low を判別するには論理しきい値が

$$V_{LOGIC} = (2.4+0.4) / 2 = 1.4 [V]$$

になるようにレイアウト設計しなければならない。

下図に正しい設計例と間違った設計例を示しました。理由は下記の計算式を参照して下さい。レイアウト図はアルミ層などを省略して示しています。PMOS と NMOS のW / L だけに注目して見てください。

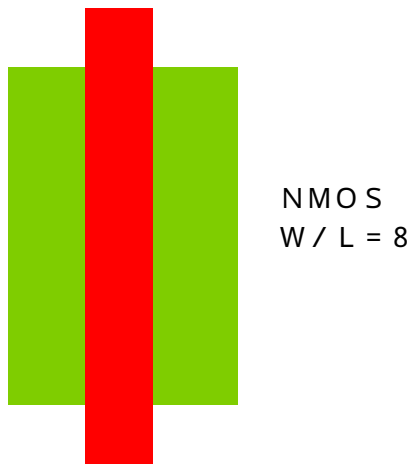


図4 正しいレイアウト設計例

図5 間違ったレイアウト設計例

• CMOSインバータの論理しきい値の算出

$V_{in} = V_{out}$ で論理しきい値 V_{Logic} を計算する。この時 PMOS も NMOS も飽和領域にある。したがって

$$i = \frac{1}{2} \beta_N (V_{Logic} - V_{thN})^2 = \frac{1}{2} \beta_P (V_{Logic} - V_{CC} - V_{thP})^2 \quad \alpha = \sqrt{\beta_P / \beta_N} \quad \text{とすると}$$

$$V_{Logic} - V_{thN} = \alpha (V_{CC} + V_{thP} - V_{Logic}) \quad \text{したがって}$$

$$V_{Logic} = \frac{\alpha (V_{CC} + V_{thP}) + V_{thN}}{1 + \alpha}$$

ただし、 $\beta_P = \left(\frac{W}{L}\right)_P \mu_P C_{OX}$ $\beta_N = \left(\frac{W}{L}\right)_N \mu_N C_{OX}$

移動度 μ の値は約 $3\mu_P = \mu_N$ の関係がある。

詳しい計算は省略するが $V_{CC} = 5\text{ V}$ の場合、NMOSの W/L をPMOSの W/L の約4倍に設定すれば論理しきい値 $V_{logic} = 1.4$ に設定できる。

3. 出力の出し方 . . . インバータの出力の方法には以下の3種類がある。

アルミ層を使う。

ポリシリコン層を使う。

ドレインの拡散層を使う。

のアルミ層を使う方法が一番理想的ではあるが、通常のレイアウトではあまり使われない。理由は上下に電源のアルミ層が走っているため直接出すことができないからである。

隣に配置したゲート入力につなぐ場合にはこの方法がよく使われる。

のポリシリコン層が一番一般的である。ポリシリコンで電源アルミ層をまたいで、その後抵抗の低いアルミ層に打ち換えて配線を引き回すやり方が一般的である。

の拡散層を使う方法もたまに使います。全体の面積が小さくなるのがメリットですが、2つ問題があります。1つはあまり引き回すとラッチアップの原因になります。もうひとつの問題は下図に示した丸の部分でアルミ層の断線が起こりやすいことです。これはLOCOSプロセスの断面を見れば明らかです。ここでは詳細な説明はしませんの半導体の書籍で調べてみて下さい。これはレイアウトルール違反ではありませんが、歩留りに影響するのであまり勧められません。

